VOLTAGE CONTROL CIRCUIT

Patent Number:

JP8293813

Publication date:

1996-11-05

Inventor(s):

TSUCHIDA MASAHIKO

Applicant(s)::

CASIO COMPUT CO LTD

Requested Patent:

[®] JP8293813

Application Number: JP19950093854 19950419

Priority Number(s):

IPC Classification: H04B1/40; H02J7/00

EC Classification:

Equivalents:

Abstract

PURPOSE: To reduce the fluctuation of generated voltage generated in a battery becoming a power source at the time of a circuit operation and to realize transmission/reception with a stable operation. CONSTITUTION: A control circuit 19 which intermittently drives radio circuit parts (11-18) provided with transmission means and reception means by radio by prescribed time slots, a secondary battery 21 supplying voltage to the radio circuit parts (11-18) and a boosting circuit 20 which is connected in parallel to the secondary battery 21 and boosts the generated voltage are provided. An EX-OR circuit 20a in the boosting circuit 20 detects the driving timing of the radio circuit parts (11-18) driven by the control circuit 19 so as to operate the boosting circuit 20.

Data supplied from the esp@cenet database - 12

(19)日本国特許庁 (JP)

<u>2</u> Þ Œ 称 界分数(A)

(11) 各幹田屋公園母与

特照平8-293813

(43)公開日 平成8年(1996)11月5日

H02J	H04B	(51) Int.CI.*
7/00	1/40	
302		6 -28/8)
		疗内整理器号
H02J	H04B	ΡI
7/00		
302A		
		技術表示值所

が開発を 光電火 無状因の表 1 10 Ĥ G 핑

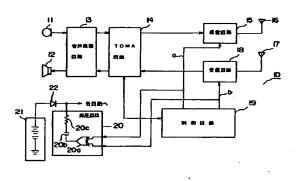
			(22)出風日	(21)出題4号
			平成7年(1995)4月19日	冷照平7 -83854
(74)代理人		(72)発明者		人種用(17)
(74)代理人,毋理士、仲拉、武政	東京部別村市県町3丁目2番1号 カシオ 計算個株式会社別村技術センター内	土田 正規	バン4日半日本人20日 東京都新省区西新省2丁目6番1号	(71)出職人 000001443

(54) [発型の名称] 第四章第四条

(67) 【短巻]

の変動を低減し、安定した動作で送受信が行なえる電圧 態質回路を指棋する。 【目的】回路動作時に韓威となる粒池で生じる発生電圧

の発生電圧を昇圧する昇圧回路20とを備え、上記制御回 ミングを昇圧回路20内のEXーオア回路20 a で検出して 路19に転動される上記無線回路部(11~18)の駆動タイ なう2次電池21と、この2次電池21に並列接続され、そ る焦御回路19と、無機回路第(11~18)に毎日供給を作 回路部(11~18)を所定のタイムスロットで間久駆動す 【構成】無線による送信甲段と受信甲段とを備えた無線



【特許請求の信囲】

線回路に電圧供給を行なう電圧供給回路と、 【請求項1】 所定のタイムスロットで間欠駆動する無

この電圧供給回路に並列接続され、その発生電圧を昇圧 する昇圧回路と、

出年吸る、 上記無線回路の間欠駆動の駆動タイミングを検出する検

体徴とする 毎用 色열回路。 記昇圧回路を動作せしめる制御手段とを具備したことを この後田手段で後出された駆動タイミングに合わせて上

【発明の詳細な説明】

[1000]

話機やデジタルコードレス電話機等の無線電話装置に適 用される無線回路に電圧供給を行なり電圧制御回路に関 【産業上の利用分野】本発明は、例えばデジタル携帯電

[0002]

MA (Time Division Multi Ac cess) 方式を採用している。 音声信号に変観を施して時分割で多盘アクセスするTD **ス電話機等の無線電話装置では、時間圧縮したデジタル** 【従来の技術】デジタル観帯短話機やデジタルコードレ

帝戸処理回路13に送出される。

MA-FDD (Frequency Division 掘して上り/下りの過信を回悶タイミングで行ならTD を上り(送信)周被敷帯と下り(受信)周披敷帯とに分 【0003】例えば、デジタル携帯電話機では周波散帯 Duplex:周筱薇分割双方向伝送)方式を採用し

周波数で時分割に上り/下りのタイミングを切換えて通 信するTDMA-TDD (Time Division 【0004】また、デジタルコードレス電話機では同一 Duplex:時分割双方向伝送)方式を採用してい

[0005]

動が生じると、粒池の内部抵抗により端子電圧が変動し MA方式の無線電話装置にあっても、パースト的な送受 てしまい、回路部での動作が不安定なものとなってしま 増大することとなる。無線電話装置は原則として電威に 信を行なう動作時には、回路部での消費電流が一時的に う戯があるという不具合があった。 **配泊を使用しているため、動作時において回路部に電影** 【発明が解決しようとする課題】上述したいずれのTD

たもので、その目的とするところは、回路動作時に低級 供することにある。 動作で送受信を実行することが可能な電圧制御回路を掛 となる電池で生じる発生電圧の変動を低減し、安定した 【0006】本発明は上記のような実情に鑑みてなされ

9回路は、所定のタイムスロットで間欠駆動させる無線 【謀闘を解決するための手段】すなわち本発明の電圧制

> 仰えるようにしたものである。 め数五年段と、この数五年役が数五された原根タイパン と、上記無線回路の間欠駆動の駆動タイミングを検出す 回路に並列接続され、その発生電圧を昇圧する昇圧回路 回路に電圧供給を行なう電圧供給回路と、この電圧供給 グに合わせて上記昇圧回路を動作せしめる制御早段とを

特朗平8-293813

受信動作を実現させることが可能となる。 路の動作時において配版となる電池の負荷を極減するこ とで程治の発生費圧の変動分を吸収し、常に安定した送

【作用】上記のような構成とすることにより、送受信回

[8000]

を示すものであり、11が送話器としてのマイクロホ イクロホン11より入力されたアナログの音声信号は ン、12が受結器としてのスピーカである。 通話時に々 デジタテコードフス管語機(焔汖子機) 10の回路構成 する。図1はTDMA-TDD方式を採用するPHS tem:パーソナル・ペンディホン・システム)に保る (Personal Handy-phone Sys 【実施例】以下図面を参照して本発明の一実施例を説明

CM街戸信号(囃子化パット数8 パット×サングリング ーディック部に出力する。 周波数8KHz=64Kbps)とし、上記スピーチコ より入力されるアナログの音声信号をA/D疫換してP ものためで、木の湖右宮回路では、ケイクロボン11に ーディック部は、アナログ/デジタル震義処理を行なろ 部及びスピーチョーディック部で構成される。 PCMコ 【0010】 哲声処理回路13は、PCMコーディック

信号をADPCM (Adaptive Differe の圧縮/伸及処理を行なうもので、その送信側回路で することによりゲータ圧縮して水段のTDMA回路14 ion) 化された音声信号(量子化ピット数4ピット× ntial Pulse Coded Modulat は、PCMコーディック部から送られてきたPCM音声 サンノコング国接数8KHzm32Kbps) に終め化 【0011】スピーチョーディック部はデジタルデータ

れてくる音声ゲータに制御ゲータ母を付加し、さらにス で、その送信側回路では、音声処理回路13から転送さ フレーム内の所在スロットに挿入して衣服の送信回路 クワンプル母やかけた板によニークワード母や付加して 理及びスロットのデータフォーマット処理を行なうもの 1 スロット分の送信データを作成して所定タイミングで 【0012】TDMA回路14は、TDMAフレーム処

転送されてきたデータ列から1 Qデータを作成してェノ 4ツフトQPSK (Quadrature Phase 検部から構成される。 安閣部は、TDMA回路 1 4から 【0013】この送信回路15は、変闘部及び周波豪変

Shift Keying:4柏伯拉威等波威)や超し、上記風波教授教徒へ送出する。

【0014】周波教授教託は、愛園部から入力されたポノキシフトQPSKが超された愛閣信号を内部のPLLシンセサイザから出力される所定周波教の局部発設信号と紹介することにより1、9GHz帯の所定周波教の高級投信号に投換し、送信用のアンテナ16から類別させる。

【0015】このアンテナ16と対となるようにして受信用のアンテナ17が設けられるもので、このアンテナ17で受信された高周疫信号は受信回路18に入力される。この受信回路18は、周波数疫換部及び位置部から構成される。アンテナ17からの高周疫信号は、まず周波数変換部で内部のPLLジンセサイザから出力される。所定周波数の周部発振信号と混合され、1MH2付近の所定中間周疫信号に周波数変換されて復聞部へ送出される。

【0016】質数的では、周波教授教務からの中間周波信号を役割して国文する1Q信号に分離し、デジタルのデータ列からなる受信データとして次段の上記TDMA回路14へ転送する。

【0017】TDMA回路14では、受信回路18の質問部から送られてへる受信データから所在タイミングで1スロット分のデータを吸出し、このデータの中からユニークワード(回期信号)を抽出してフレーム回期をとり、且つ制御データ部及び音声データ部のスクランプル母を繋砕した後、倒御データは後述する側御回路19へ、音声データは次段の上記音声処理回路13へそれぞれ低送する。

【0018】音声処照回路13では、スピーチューディック部がTDMA回路14から送られてきたADPCM化された毎戸信号をPCM音声信号に復号化することによりデータ倫及してPCMコーディック部へ送出する。【0019】PCMコーディック部は、スピーチョーディック部から送られてきたPCM音声信号をD/Ag後してアナログ音声信号をは、このアナログ音声信号で収録器を構成する上記スピーカー2を拡声観響する。

【0020】上記TDMA回路14、送信回路15及び受信回路18は制御回路19からの制御信号に基づいて動作する。すなわち制御回路19は、TDMA回路14と開御信号の送受を行なうことでその動作を逐次制御する一方、TDMA「TDD方式に沿った送信タイミング信号なた上記送信回路15及び昇圧回路20に、同受信タイミング信号を受信回路18及び昇圧回路20にそれぞれ送出する。

【0021】送信回路15、受信回路18は、それぞれ例毎回路19からの送信タイミング信号a、受信タイミング信号bが"H"レベルとなっている間のみ動作し、ング信号bが"H"レベルとなっている間のみ動作し、上述した高周設信号の送受信動作を母分割で行なうものできる。

信号a または受信タイミング信号bのいずれかが"H" 間時に"H"レベルとなることはありえないため、昇圧 あるときに"し"レベルとなる。 回路20内のEX-OR20aの出力は送信タイミング は、送信タイミング信号aと受信タイミング信号bとが 割で行なうTDMA-TDD方式の本端末子機10で 信タイミング信号 P は受信動作時に"H"フベラとな 絞されるもので、10ダイオード22のカソードから経 a及び受信タイミング信号bがいずれも"し"レベルで レベルであるとさに"H" レベル、送信タイミング信号 り、それ以外のタイミングでは"L"レベルとなる。 から出力される送信タイミング信号aは送信動作時に 宋子機10内の各回路にध頭が供給されることとなる。 にアノードが接続されたダイオード 2 2のカソードに接 b及び抵抗20cを介して、2次配쵭21のプラス端子 る。いのEX-OR20gの出力幅は、コンデンキ20 や結合するためのものらめり、上記送信タイパング信号 の各回路に電源電圧を供給する 2 次電池 2 1 の発生電圧 アベアとなる。 回模に、包御回路 1 9 から出力される母 【0023】上記のような構成にあって、制御回路19 a 、受信タイミング信号 b は共に、排他的論理知回路 【0022】上記昇圧回路20は、この端末子機10戸 【0024】したがって、送信動作と受信動作とを時分 "H" フベアとなり、それ以外のタイミングでは"L" (以下「EX-OR」と略称する) 20aに入力され

【0025】EX-OR 20 aの出力が"L"アベアであるとき、2次観覧21からダイオード22、昇圧回覧20内の抵抗20でを通ってコンデンサ20bがディージされ、電荷が軽値される。

【0026】次に、EX-OR20aの田力が"L"マベルやの"H"マベルに変化した際、すなわち、送信タイミング信号a及び受信タイミング信号ものいずれかが"H"マベルとなって送信制作あるいは受信制作が認めされると、それまたロンデンサ20bに装備されていた電荷が熔接20cを全して2次電池21の現生毎日と共に今回路へ供給されるいととなる。

【0027】この際、ダイオード22があるために、該コンデンサ20ちに整複されていた配荷は2次電池21はその負のへ移動してしまうことがなく、2次電池21はその負責を軽減させることができるもので、2次電池21がその内部抵抗により端子電圧を低下させたとしても、その包度は充分に小さく、コンデンサ20ちに整複されていた配荷が繋突動(低下)分を補依して安定化した電圧を毎回路に供給し、送信及び受信のいずれの動作にあっても確実に実行させることが可能となる。

【0028】上記は送信動作と受信動作とを時分割で行なうTDMA-TDD方式に適用した場合の昇圧回路20の構成と動作について説明したものであるが、周波数帯域を収えて送信動作と受信動作とも同時に行なうTDMA-FDD方式にも容易に適用可能である。

【0029】図2はTDMA-FDD方式に適用される 昇圧回路20′の構成を示すものである。この場合、制 御回路19から昇圧回路20′へは送受信タイミング信 分にが送出されるもので、昇圧回路20′内ではこの送 受信タイミング信号にがノンインペータ回路20 dに入 力され、このノンインペータ回路20 dの出力総が上記 EX-OR20aの出力総に代えてコンデンサ20bの 一端に接続されることとなる。

【0030】図2のような構成にあって、制御回路19から出力される送受信タイミング信号には送受信動作時に"H"アベル、それ以外のタイミングで"L"アベルでなる。したがって、送信動作と受信動作とを同時に行なうTDMA-FDD方式の本端末子機10では、乒巴回路20、内のノンインバータ回路20はの出力はが送受信タイミング信号には"H"アベルであるときに

"H" レベル、送受信タイミング信号 c が"L" レベルであるときに"L" レベルとなる。

【0031】/ソインバータ回路20dの出力が"L" アベルであるとき、2次電池21か6ダイオード22、 昇圧回路20、内の抵抗20cを通ってコンデンサ20 bがチャージされ、配荷が若複される。

【0032】次に、ノンインパータ回路204の出力が"L"フペアがの"H"フペアに変化した際、すなわち、送受信タイベング信号cが"H"フペアとなって送受信動作が開始されると、それまでコンデンチ20bに遊戯されていた配荷が搭抗20cを介して2次配泊21の発生費用と共に各回路へ供給されることとなる。

【0033】この際、ダイオード22があるために、数コンデンサ206に蓄積されていた転荷は2次転池21はその負別へ移動してしまうことがなく、2次配池21はその負別を軽減させることができるもので、2次配池21がその内部抵抗により過子配圧を低下させたとしても、その独設は充分に小さく、コンデンサ206に蓄積されていた電荷により繋収動(低下)分を抽食して安定化した電圧を毎回路に供給し、送信及び受信の動作を確実に実行させることが可能となる。

【0034】また、上記図1及び図2では非動作時にコンデンチ20bに対領させておいた免疫を動作時に各回がに対称させることで2次電池21の発生費圧を組役す路に供給させることで2次電池21の発生費圧を組役する権政としたが、これに限るものではない。

【0035】図3はTDMA-TDD方式の端末子機10において上記図1の昇圧回路20に代わるインダクタンスを用いた昇圧回路20。の構成を示すものである。この場合、制御回路19から昇圧回路20。への法信タイミング信号。及び受信タイミング信号もは共に昇圧回路20。内で否抑他的論理和回路(以下「EX-NOR」と略がする)20。に入力され、このEX-NOR」と略がする)20。に入力され、このEX-NORに接続される。このトランジスタ20にのエミッタは接地され、同コレクタが抵抗20。を介してインタタは接地され、同コレクタが抵抗20。を介してインタ

される クタンス20hの一種及びダイオード23のアノードに合、制 技様される。インダクタンス20hの危端は直接2次配か、制 荷様される。インダクタンス20hの危端は直接2次配ング信 地21のプラス端子に接続され、ダイオード23のカング 一ドは上記ダイオード22のカードと接続されて、このはに入 時位から端末子機10内の各回路に転圧が供給される。が上記 【0036】図3のような構成にあって、制御回路19のbの から出力される没信タイミング信守。は送信動作時に

"H" フベラッなり、本式以本のタイパングでは"I"フベラッなも、回森に、無御回際19から出力させる政治タイパング信中もは政信制を思に"H"フベラッなり、それ以本のタイパングには"I"フベラッなも、

【0037】したがって、送信動作と受信動作とを紹分割で行なうTDMA一TDD方式の本端末子機10では、送信タイミング信号。と受信タイミング信号ととが同時に"H"レベルとなることはありえないため、昇圧回路20。内のEX-NOR20。の出力は送信タイミング信号。及び受信タイミング信号とがいずれも"L"レベルであるときに"H"レベル、送信タイミング信号をまたは受信タイミング信号ものいずれかが"H"レベルであるときに"L"レベル、となる。

【0038】EX-NOR20。の出力が"H" レベルであるとき、トランジスタ201のコレクターエミッタ間が導通し、2次最初21のプラス婦子から昇圧回路20。内のインダクタンス20h、抵抗20gを介してトランジスタ201に電流が流わる。

【0039】次に、EX-NOR20。の出力が"H"レベアから"L"レベルに成化した既、十なわち、送信タイミング信号ものいずれかが"H"レベルとなって送信制作あるいは受信制をがある、ドランジスタ20「のコレクターエミッタ間に流れていた電流が選挙される。このとき、インダクタンス20トには抵抗20g回がプラス、2次電池21個がイナード23を通って各回路へ拡入することとなる。

【0040】したがって、インダクタンス20トでの超離力により2次電池21はその負荷を超減させることができるもので、たとえ2次配池21がその内部抵抗により端子既圧を低下させたとしても、その稳度は充分に小さへ、インダクタンス20トの超離力により繋変動(低下)分を補償して安定化した既任を各回路に供給し、設備及び受信のいずれの動作にあっても確実に実行させることが可能となる。

【0041】なお、本実施例ではTDMA方式を採用するPHSに係るデジタルコードレス電話機(総末子機)に本発明を適用したが、これに限らず、TDMA方式を用いる無験端末であれば、本発明は適用することが可能である。

[0042]

【発明の効果】以上に送べた何く本規則によれば、送及

がてきる。 を狭現させることが可能な亀圧制御回路を提供すること 信回路の動作時に超数となる電池の負荷を超数することでその発生電圧の変勢分を小さくし、常に安定した動作 【図部の簡単な説明】 1 6 …アンテナ (送信用) 1 7 …アンテナ (受信用)

【図2】図1の昇圧回路の他の構成例を例示する図。

ブロック図。

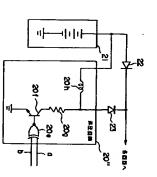
11…マイクロホン 【符号の説明】 【図3】図1の昇圧回路の他の構成例を例示する図。

14…TDMA回路 13…各岁処理回路 12…スピーカ

1.5…选信回路

図3

8 8 [図2] ACCE #84\ Š 金田田田より



【図1】本発明の一契施例に係る始末子機の回路構成を 20, 20', 20"…昇圧回路 22, 23…ダイオード 21…2次知池 20h…インダクタンズ 201…トランジスタ 20e…否排他的論理和回路(EX-NOR) 204…ノンインスータ回路 20 c…抵抗 2010・コンダンサ 20a…抑他的論理和回路(EX-OR) 19…焦霉回路 18…受信回路

